



Tokyo Tech

資料2-6

# 文部科学省 次世代半導体の研究開発等に関する検討会 「センサー」

2024年2月16日金曜日9:30-12:00, 文科省16F科学技術・学術政策研究所大会議室

若林 整 (NEC 13年、ソニー7年弱、東工大10年)  
東工大 科学技術創成研究院 集積Green-niX+研究ユニット  
(兼)技術経営専門職学位課程

- 社会動向
- センサー
- 人材育成

# My SWOT in January, 2014

- It has been discussed on the requirement to establish the Japan Foundry
  - Rapidus/LSTC in CY2022

## 電機産業の国際競争力向上のためのSWOT

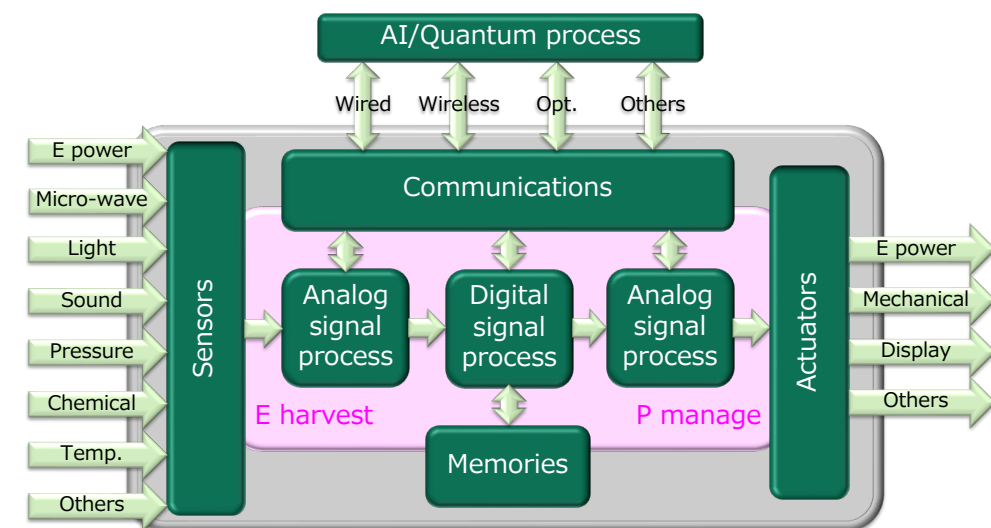
		外部環境分析	
電機産業の国際競争力向上		Opportunity (機会) ・ICT, Cloud/Big-data, Smart Xの潮流 ・IC chip moduleへの知の集積	Threat (脅威) ・強力な競合企業の存在 ・過度な低コスト化競争
内部環境分析	Strength (強み) ・高度な材料/装置産業 ・高度アプリ/サービス産業 ・円安による良好企業業績	積極的攻勢(取り込める機会) ・サービスから材料/装置までの共創促進 ・Japan Foundryの創設	差異化戦略(脅威回避方法) ・ものづくりとアプリ/サービスの強みを基にGame change ・車応用に特化等
	Weakness (弱み) ・ものづくり力低下傾向 ・標準化の拙攻	段階的施策(機会を逃さない施策) ・ものづくりの再興 ・国際交渉力向上の施策 ・Set in a Chip実現に向けてSupply Chainを再構築	防衛/撤退(最悪回避方法) ・ものづくりからサービス立国への転換

# 国際社会動向とSensors

# 本日紹介内容

- 世界人口増大鈍化傾向
- 環境保全
  - 自然環境
    - 保全
      - ❖ エネルギー循環 x Multi-modal sensing
    - 変化への対策
      - ❖ 環境 x Multi-modal sensing
  - 職環境改善：週休3日化
    - 人 x Multi-modal sensing
  - 生活環境改善
    - 人 x Multi-modal sensing
    - 衣 x Multi-modal sensing
    - 食 x Multi-modal sensing
    - 住 x Multi-modal sensing
    - 情報 x Multi-modal sensing

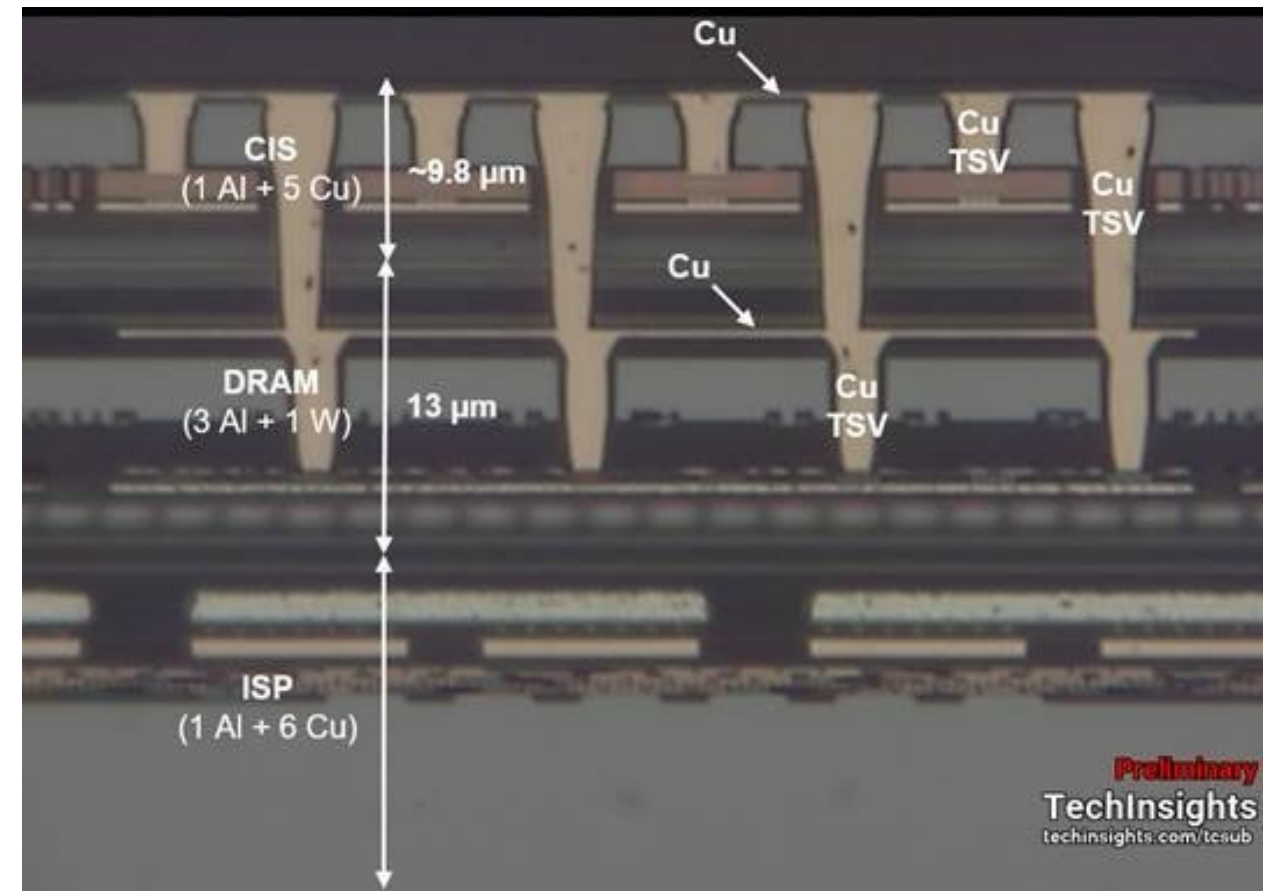
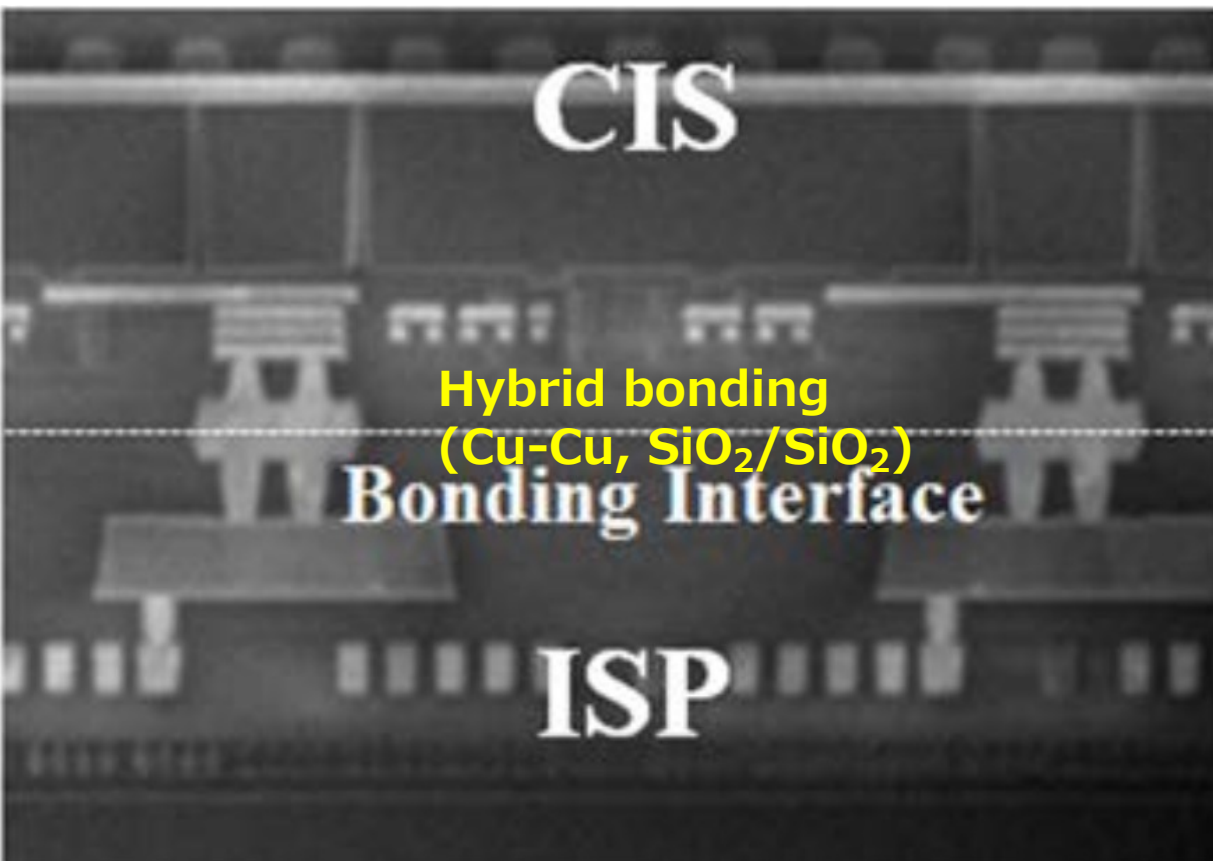
- Whatの例
  - CMOS image sensor業界
  - 畜産牛の24h monitoring
  - 雷Sensor network
- Howの例
  - 半導体産業全体のDigital twin化
- 人材育成例



# 3D-stacked back-side CMOS image sensor (CIS)

- Hybrid-bonded CIS, Sony, 8.4, iedm16
- CIS/DRAM/Logic, Sony

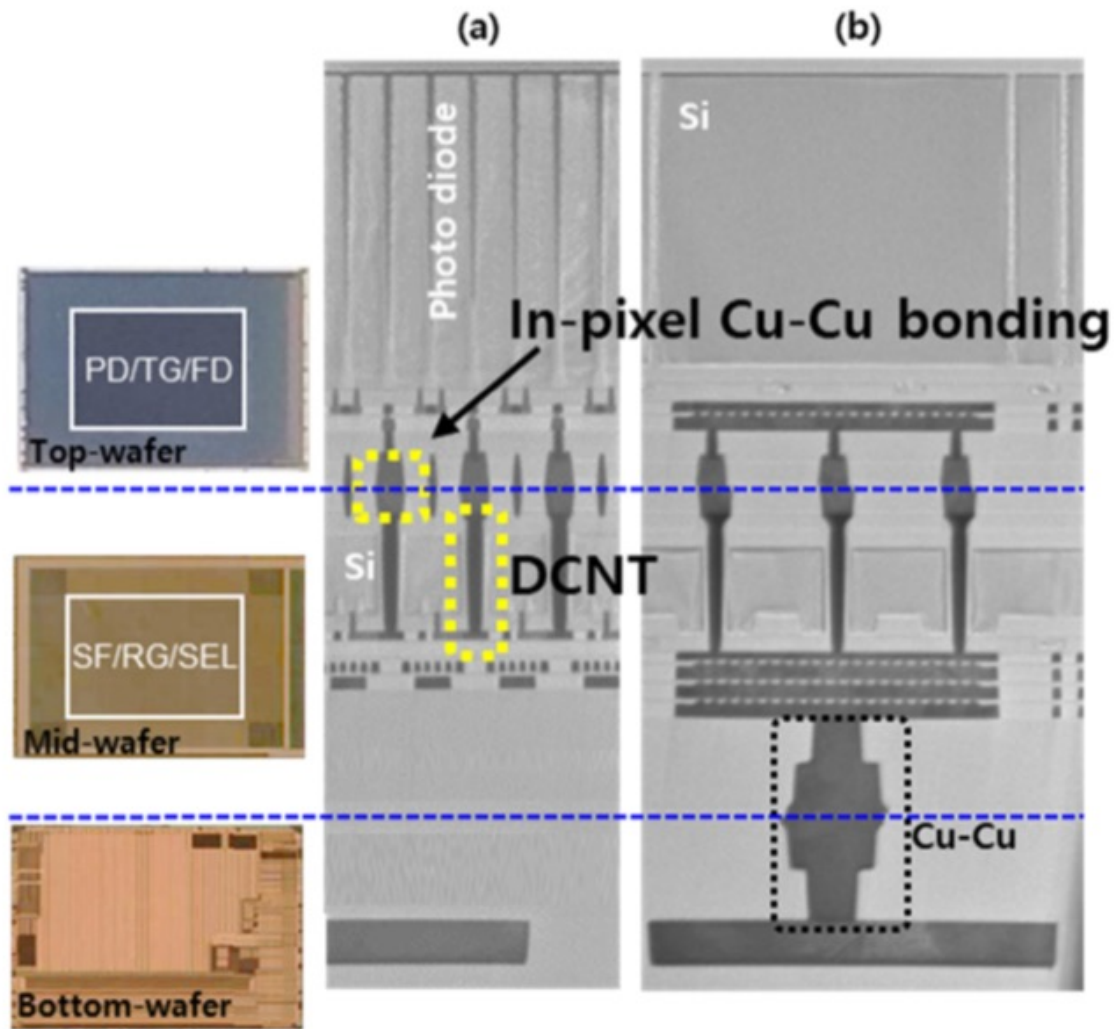
- <https://techinsights.com/about-techinsights/overview/blog/Sony-Launches-First-Three-Layer-960-fps-Camera-with-Sandwich-Stacked-DRAM/>



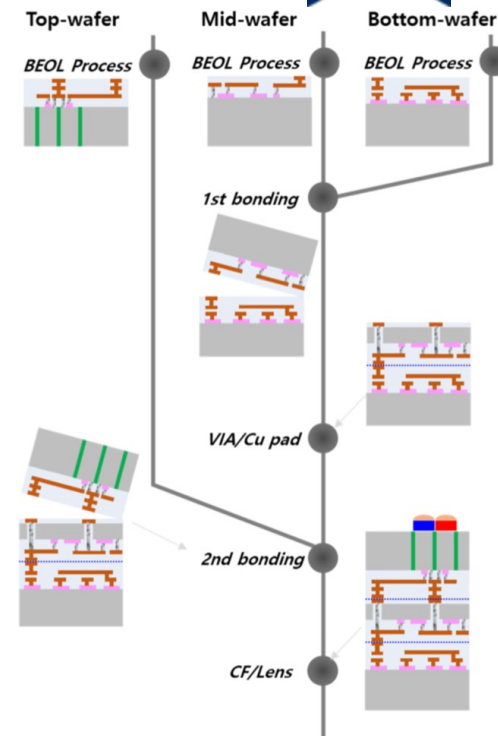


# 0.5-um pitch 3-layer CIS, Samsung, 40-1, iedm23

- Photo diode
- Sense amp
- Logic



**Fig. 2 SEM images of the 3-stack structure at longitudinal view: (a) pixel array and (b) peripheral region**



**Fig. 3 Schematic of bonding process**



**Fig. 8 Sample image of this work**

# 超高精細III-V/Si SWIR imager, Sony, 16.7, iedm19

- Short-Wavelength InfraRed: SWIR, 短波赤外
- $\text{In}_{0.53}\text{Ga}_{0.47}\text{As}$ -Chip on Wafer (CoW) then WoW

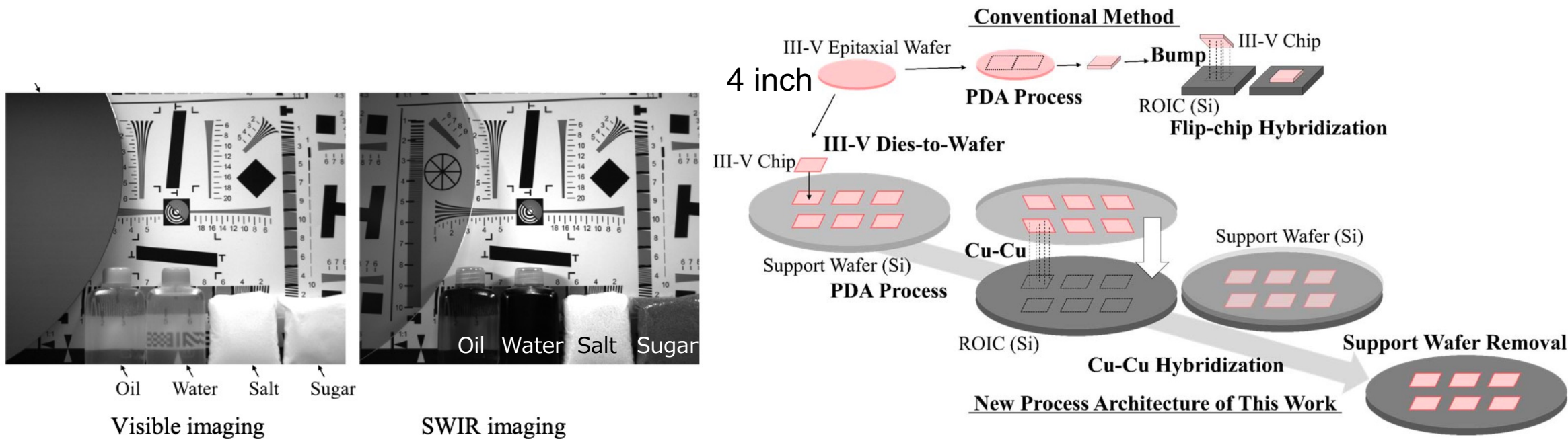


Fig. 15. Images captured under fluorescent light (visible) and 1550-nm light (SWIR) at 40 degrees Celsius by the prototype InGaAs image sensor with 1280x1040 pixels at 5-um pitch.

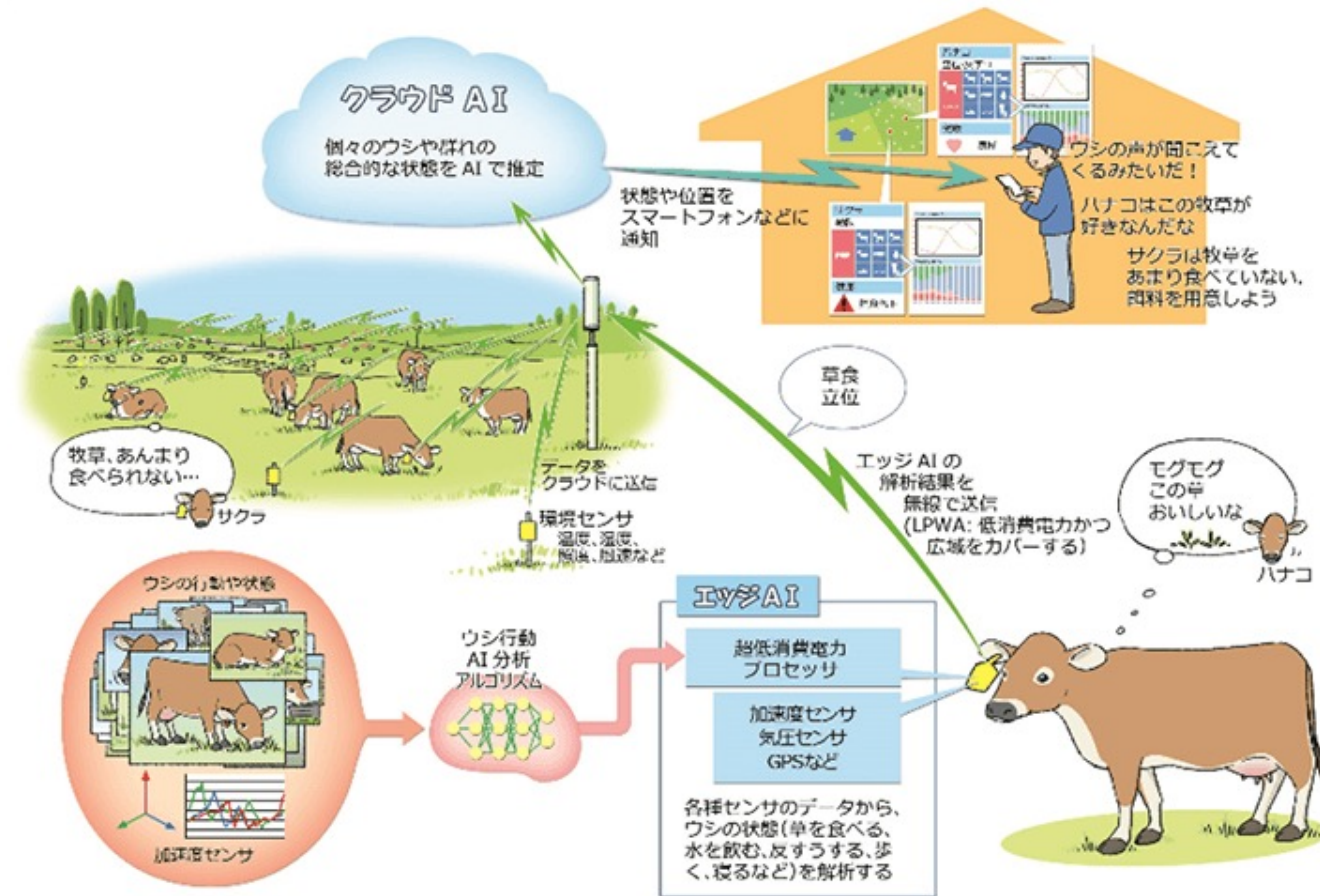
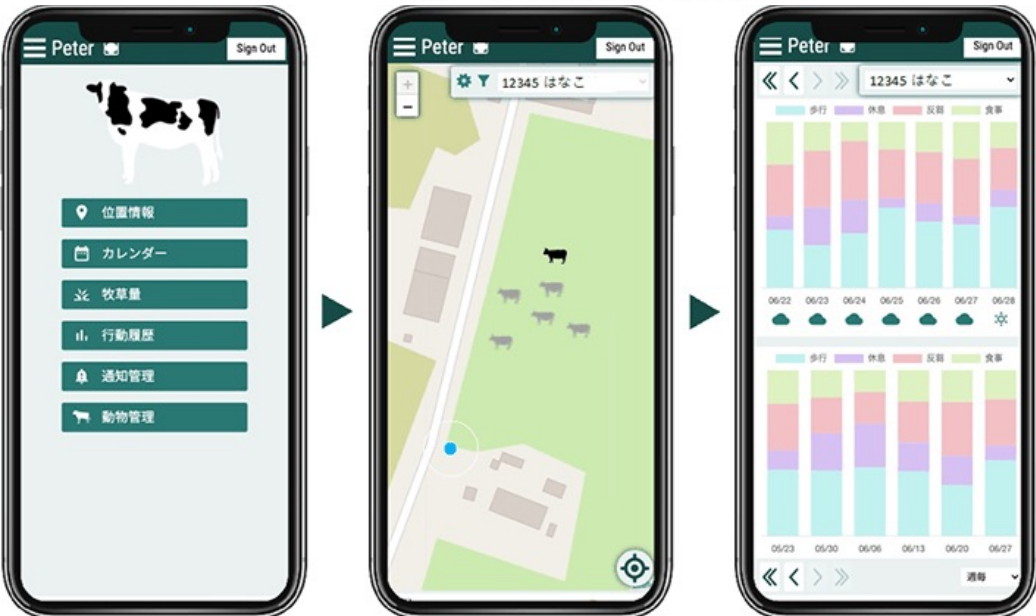


# PETERによる信州伊那地方畜産牛の24-h monitoring

- JST/COI後加速の東工大EISESiVコンソーシアム(サイレントボイスの地球インクルーシブセンシング): Motion sensor, Edge AI, LPWA通信, Cloud AI
- <https://www.titech.ac.jp/news/2021/061547>



PETERの首輪デバイスを装着したさくら牧場の放牧牛



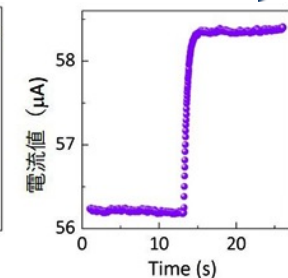
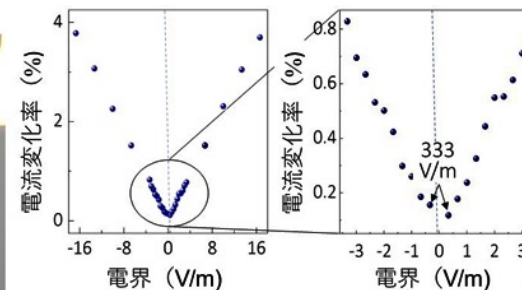
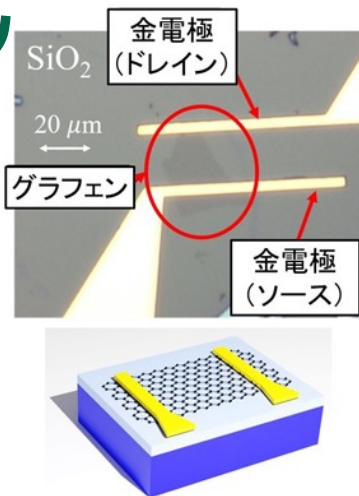


# Graphene電界センサーによる雷Sensor network

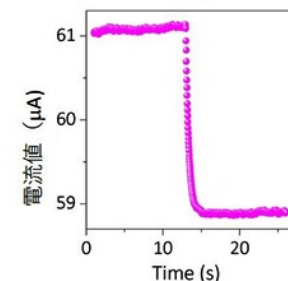
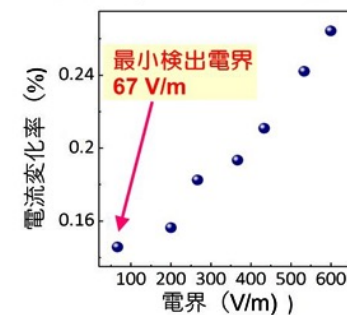
## ● JST/COI加速の東工大EISESiVコンソーシアム(サイレントボイスの地球インクルーシブセンシング)

- 電界センサー(北陸先端大)
- Edge AI, LPWA通信、Cloud AI
- 雷ソリューション専業：音羽電機工業(株)

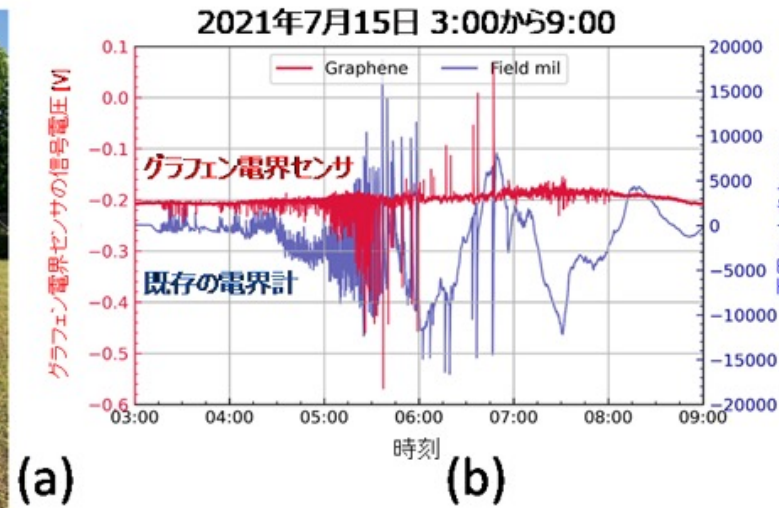
## ● <https://www.jaist.ac.jp/whatsnew/press/2021/11/26-1.html>



正の電界を印加した時  
↓  
電流の増加



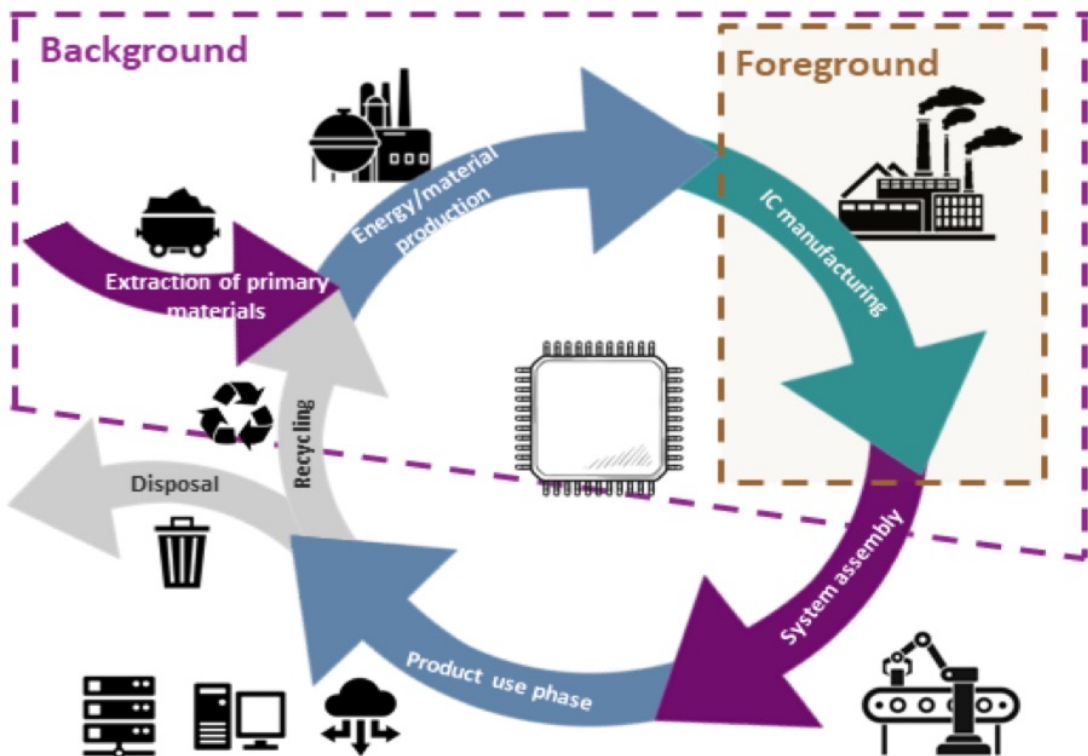
負の電界を印加した時  
↓  
電流の減少



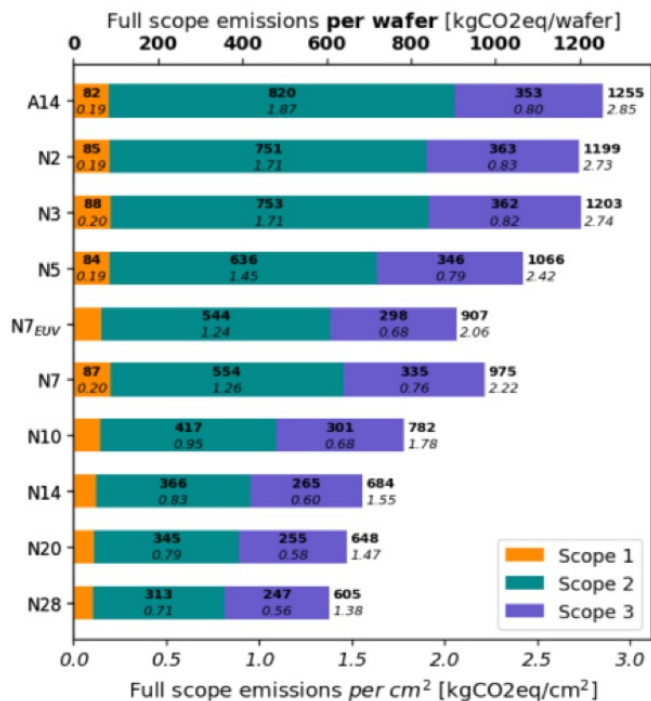


# Life-cycle assessment (LCA), imec, 28-1, iedm23

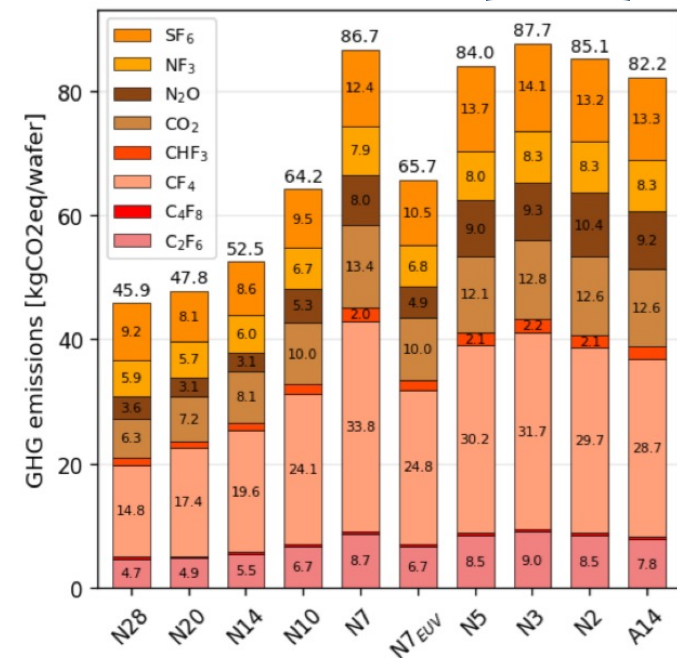
## ● Logic集積回路における環境負荷Scopes 1, 2 & 3



**Fig. 1:** Simplified product life cycle of an IC logic chip showing the high-level system boundaries of this study.



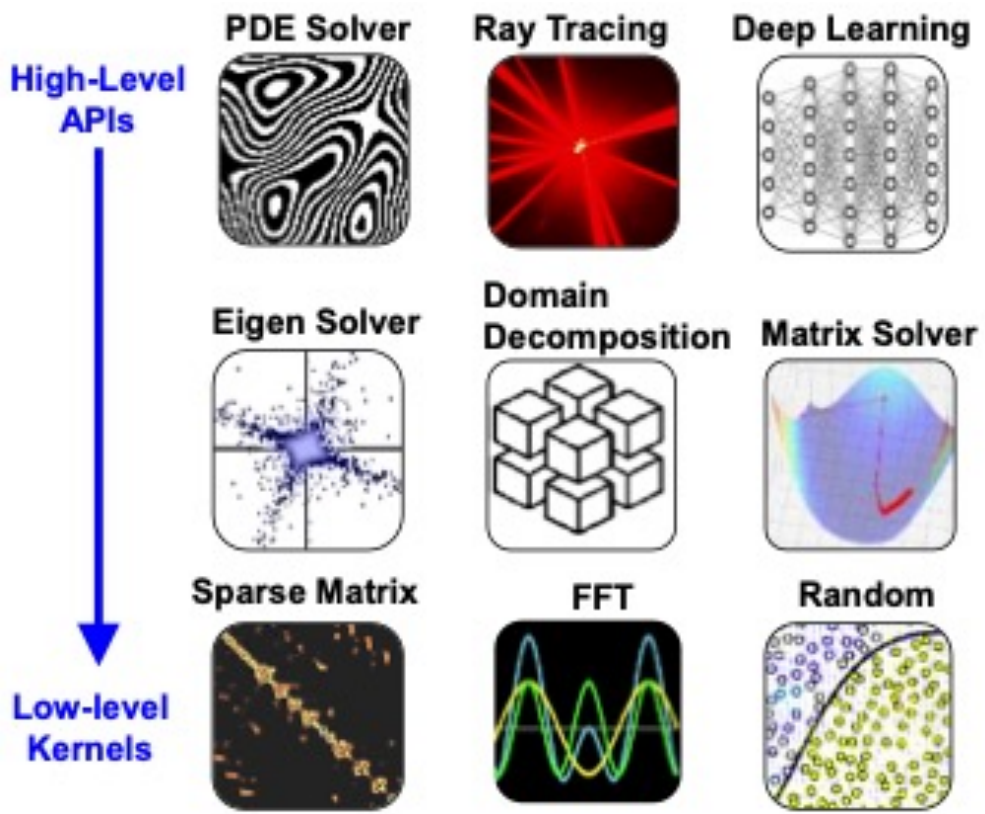
**Fig. 5.** Total emissions per scope as defined by the GHG Protocol. Scope 1 emissions occur from sources that are owned or controlled by the virtual fab. Scope 2 emissions occur from the generation of purchased energy consumed by the virtual fab. Scope 3 emissions are a consequence of the activities of the virtual fab but occur from external sources [20].



**Fig. 6.** Direct GHG emissions per 300 mm wafer assuming IPCC2019 Tier 2c abatement with combustion [17]. The GHG emissions are expressed in kg CO<sub>2</sub> equivalent using the IPCC AR6 characterization factors [7]. SF<sub>6</sub> and CF<sub>4</sub> are prominent contributors to direct emission due to their high GWP and relatively low Destruction or Removal Efficiency (DRE). NF<sub>3</sub> is another high GWP gas used in abundance for chamber cleaning. It is however effectively utilized in Remote Plasma Clean apparatuses. DRE and gas utilization have improved from IPCC2006 used in [6] and IPCC2019 used here.

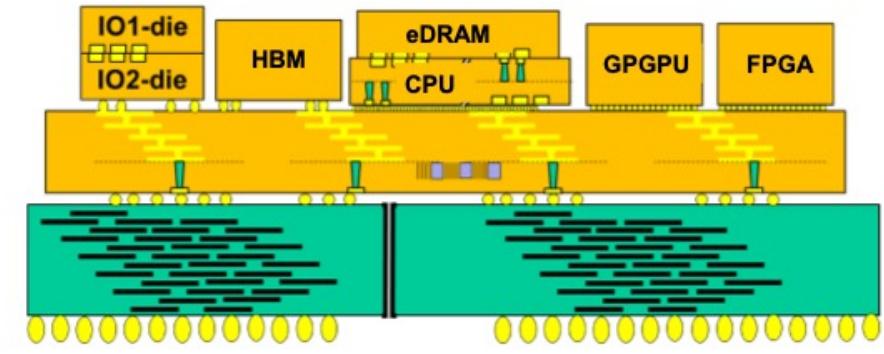
# 開発環境負荷低減: Exa-scale TCAD, TSMC, 18-1, iedm21

## ● HighからLow-levelまで



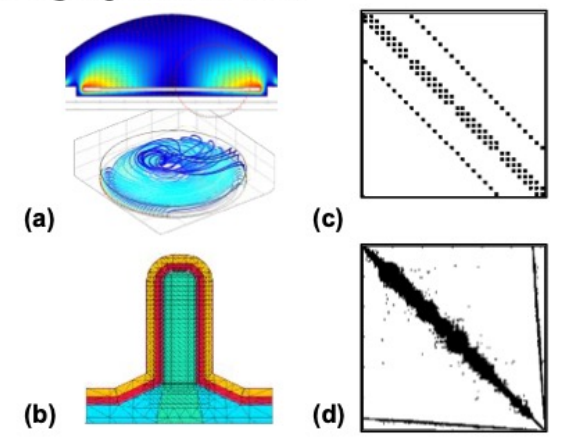
**Fig. 3:** Examples of software infrastructure for scientific computing purposes using HW accelerators, from high to low levels.

## ● Chiplet全体計算



**Fig.1:** Illustration of integrated heterogeneous computing system consists of CPUs, various hardware (HW) accelerators, embedded and/or high-band width memories and high-speed data links.

## ● Process tool内部も対象



**Fig. 11:** Examples of continuum-level partial differential equation (PDE) problems: (a), (c) gas pressure and streamlines in a chamber and structured matrix pattern under finite difference (FD); (b), (d) FinFET and unstructured matrix pattern under finite element method (FEM).



# 環境負荷低減：Fabからデバイスまで、Samsung

- Intelligent fab, Samsung, 28-4, iedm23
- Fab空調
- CO<sub>2</sub> emission
- Restructuring TCAD, Samsung, 18-2, iedm21
- Wafer-level TCAD再構築

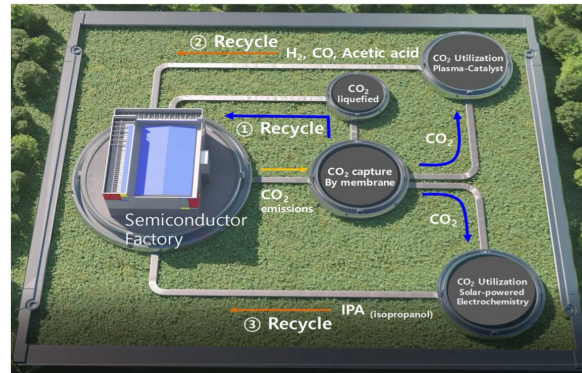


Fig. 15. Carbon capture and utilization strategies for semiconducting

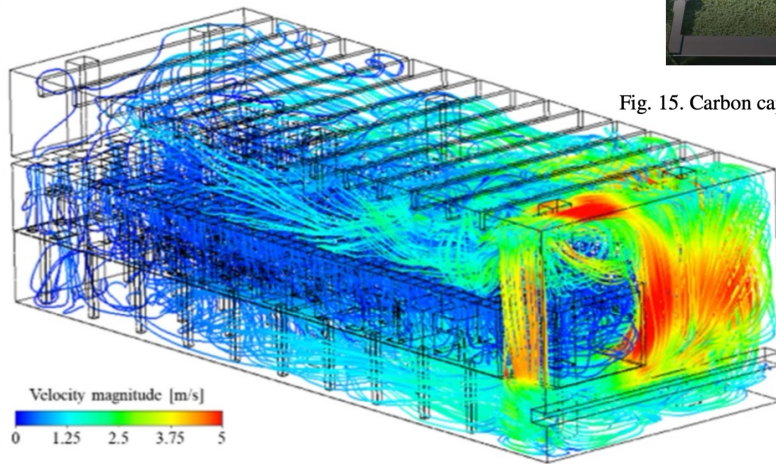


Fig. 1. Streamlines inside a cleanroom, colored by the velocity magnitude.

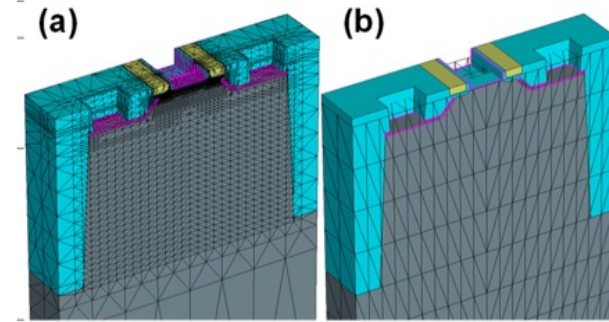


Fig. 2. An example of (a) original mesh, (b) interpolated and (c) interpolated mesh that has a long gate length. The interpolated mesh is bigger than the actual scale. Regardless of the gate length, the mesh is constant while the size of the interval depends on the scale.

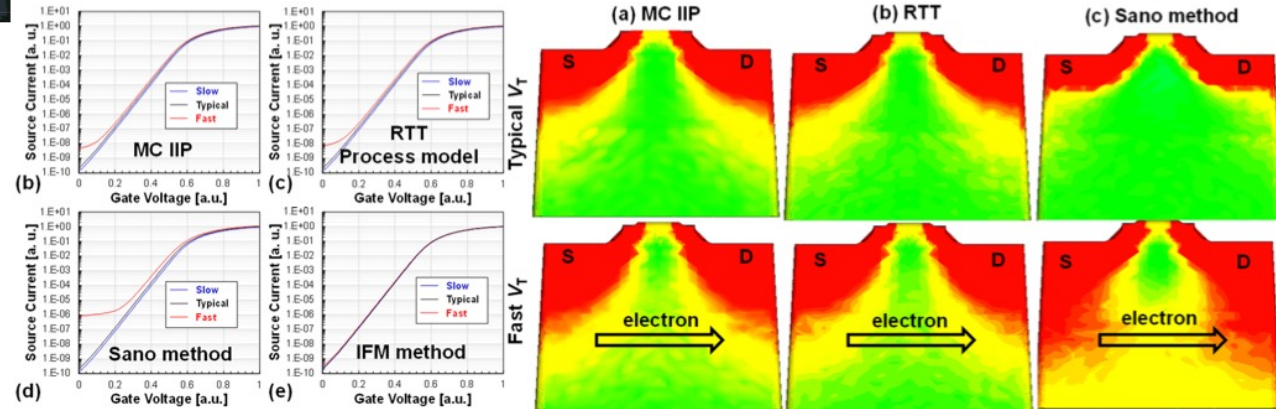


Fig. 17. The results of electron current density.  $I_{DS}$  is well suppressed in the typical process, whereas unexpected current flows at the substrate in the fast process. All methods show the possibility of the leakage current.



# 半導体集積回路産業Digital twin化による環境負荷低減

- 短TAT開発や環境負荷見積りに大きな効果
- GDSIIからOASISへの移行
- 短TAT製造にも効果
- 国内企業群の継続的育成が必要
  - 社会的インパクト
  - 社会システム運用
  - サプライチェーンのモデル化
  - 環境負荷のモデル化
  - 人材育成のモデル化
  
  - Chip動作とCloud運用
  - Chip製造・設計・R&D
  
  - 装置(産業)モデル化
  - 製造装置の製造・効率活用・経年管理
  
  - 材料の製造・効率活用・経年管理
  - Material informatics  
による機能材料開発
  
  - など多岐
- 大学・研究機関も貢献可能

# 文科省X-nics/集積Green-niX研究・人材育成拠点



● [https://www.meti.go.jp/policy/mono\\_info\\_service/joho/conference/semicon\\_digital/0005/04.pdf](https://www.meti.go.jp/policy/mono_info_service/joho/conference/semicon_digital/0005/04.pdf)

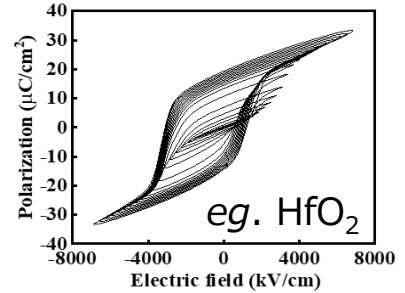
## 東京工業大学「集積Green-niX研究・人材育成拠点」 (拠点長：若林整)



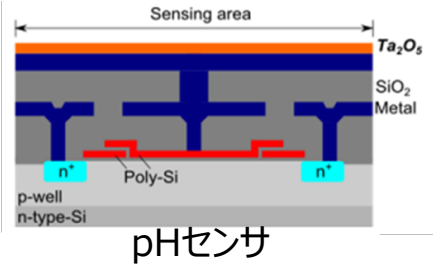
### 拠点構想の概要

- 日本の集積回路産業やサプライチェーンをグリーン化するゲームチェンジを目指し、**低環境負荷等のグリーンな半導体実現**に向けて、**システム・回路・デバイス・プロセス・材料の集積研究と人材育成を統合的に推進**する。
- 東工大、広島大、豊橋技科大を中心としたSiエレクトロニクスのトップ研究者を集結し、**企業との共同研究等も進めつつ、EVやAR等の新市場創造の鍵となる新しい集積回路技術の研究開発**を推進する。
- また**高専外や参画企業を含むチームによる30年後を見据えた実践的な人材育成**に取り組む。加えて**集積回路製作の全工程を経験するための試作ラインや設計環境の共用化**や、**社会人リカレント人材育成の充実**などを実施。

### 強誘電体 不揮発メモリ



### マルチモーダル センサシステム



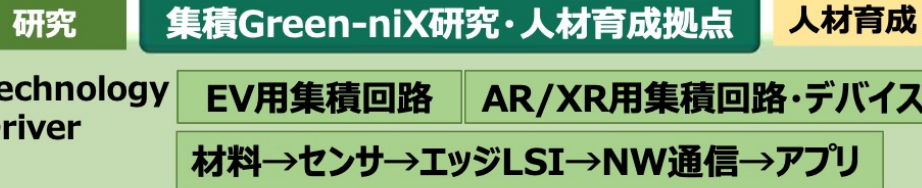
pHセンサ

eg. エネルギー関連市場   輸送・製造関連市場   家庭・オフィス関連市場



用途別に最適(低消費電力)な集積回路を要求

### 半導体産業のグリーン化

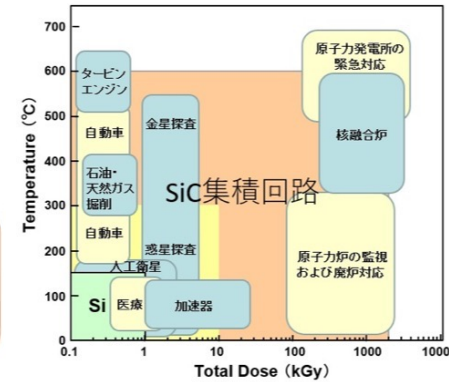


グリーン貢献度の高い各研究テーマを強化

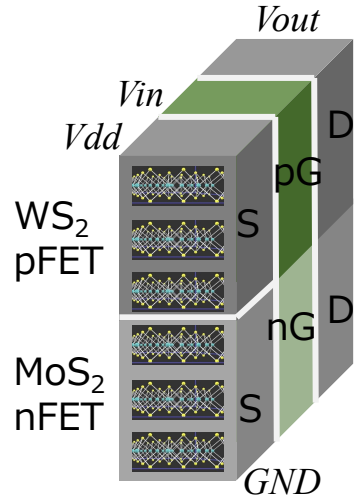
LSI Innovator輩出  
Global連携  
imec/SSTS, 海外半導体研究拠点

国内連携  
他のX-nics拠点

### SiC集積デバイス



### TMDC CFET

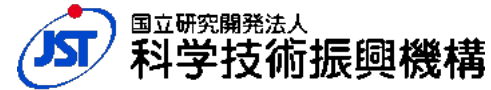






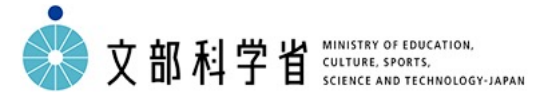
## ● センサー

- CMOS image sensors
- JST/COI後のEISESiVコンソーシアム
  - 畜産牛の24h monitoring
  - 雷Sensor network



## ● 半導体集積回路産業のDigital twin化

- 人材育成：文部科学省X-nics/集積Green-niX
  - デザイン指向/MOT的アプローチの重要性



- 本研究は、文部科学省次世代X-nics半導体創生拠点形成事業JPJ011438の助成を受けたものです。

東京工業大学は2024年10月1日より、東京科学大学(科学大、Institute of Science Tokyo)

